

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-046597

(43)Date of publication of application : 14.02.1997

(51)Int.Cl.

H04N 5/335

H01L 27/146

(21)Application number : 07-194420

(71)Applicant : SONY CORP

(22)Date of filing : 31.07.1995

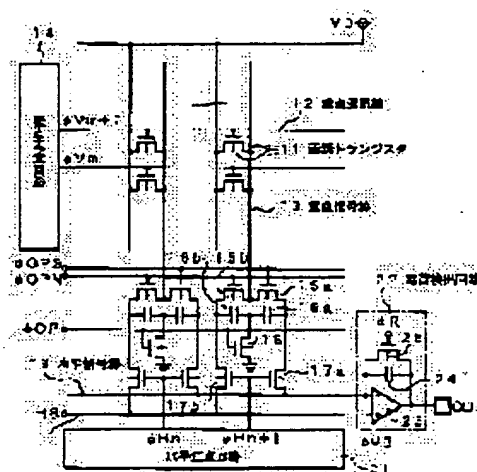
(72)Inventor : YONEMOTO KAZUYA

(54) SOLID-STATE IMAGE PICKUP DEVICE AND DRIVING METHOD THEREFOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide the solid-state image pickup device and its driving method in which fixed pattern noise is eliminated without increasing a circuit scale around the device.

SOLUTION: The device is provided with 1st and 2nd load capacitors 16a, 16b with the same capacitance, MOS transistors (TRs) 15a, 15b being 1st and 2nd operation switches are connected between a vertical signal line 13 and each one-end terminal of the 1st and 2nd load capacitors 16a, 16b and a MOS TR 18 being a common operation switch is connected to each of the other terminals of the 1st and 2nd load capacitors 16a, 16b and a reference potential pint (ground in this embodiment) and MOS TRs 17a, 17b being 1st and 2nd horizontal switches are connected among each of the other terminals of the 1st and 2nd load capacitors 16a, 16b and a horizontal signal line 19 and a bias line of a prescribed potential.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

6/6

(19)日本国特許庁 (J P)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開平9-46597

(43)公開日 平成9年 (1997) 2月14日

(51)Int. Cl. ⁶

識別記号

庁内整理番号

F I

技術表示箇所

H 0 4 N 5/335

H 0 4 N 5/335

F

H 0 1 L 27/146

H 0 1 L 27/14

A

審査請求 未請求 請求項の数8 O L (全 12 頁)

(21)出願番号 特願平7-194420

(22)出願日 平成7年 (1995) 7月31日

(71)出願人 000002185

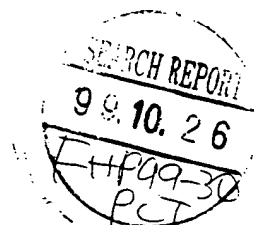
ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 米本 和也

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74)代理人 弁理士 船橋 國則

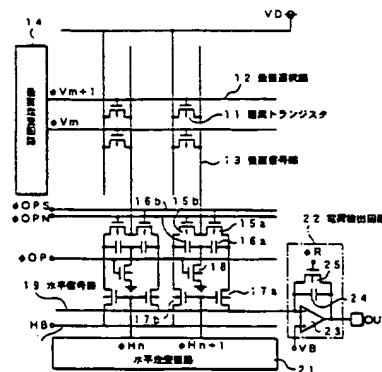


(54)【発明の名称】 固体撮像装置およびその駆動方法

(57)【要約】

【課題】 デバイス周りの回路規模を大きくすることなく固定パターンノイズを除去可能な固体撮像装置およびその駆動方法を提供する。

【解決手段】 同一の容量値を持つ第1、第2の負荷キャパシタ16a、16bを設け、垂直信号線13と第1、第2の負荷キャパシタ16a、16bの各一端との間に第1、第2の動作スイッチであるMOSトランジスタ15a、15bを接続し、第1、第2の負荷キャパシタ16a、16bの各他端と基準電位点（本例では、接地）との間に共通動作スイッチであるMOSトランジスタ18を接続するとともに、第1、第2の負荷キャパシタ16a、16bの各他端と水平信号線19および所定電位のバイアス線20との間に第1、第2の水平スイッチであるMOSトランジスタ17a、17bを接続した構成とする。



本発明の第1実施例を示す回路図

【特許請求の範囲】

【請求項1】 行列状に配列された複数の画素と、垂直選択線で共通に接続された同一行の画素の制御電極を制御する垂直走査回路と、同一列の画素の主電極が共通に接続された垂直信号線を介して出力される画素の信号を行単位で順次出力端子に出力する水平走査回路と、同一の容量値を持つ第1、第2のキャパシタと、前記垂直信号線と前記第1、第2のキャパシタの各一端との間にそれぞれ接続された第1、第2の動作スイッチと、前記第1、第2のキャパシタの各他端と基準電位点との間に接続された共通動作スイッチと、前記第1、第2のキャパシタの各他端と水平信号線および所定電位のバイアス線との間にそれぞれ接続された第1、第2の水平スイッチとを備えたことを特徴とする固体撮像装置。

【請求項2】 前記第1、第2の動作スイッチは同一サイズのトランジスタによって形成され、前記第1、第2の水平スイッチも同一サイズのトランジスタによって形成されていることを特徴とする請求項1記載の固体撮像装置。

【請求項3】 前記基準電位点および前記バイアス線の各電位は、前記水平信号線の動作電位を決めるバイアスと同じ電圧に設定されていることを特徴とする請求項1記載の固体撮像装置。

【請求項4】 行列状に配列された複数の画素と、垂直選択線で共通に接続された同一行の画素の制御電極を制御する垂直走査回路と、同一列の画素の主電極が共通に接続された垂直信号線を介して出力される画素の信号を行単位で順次出力端子に出力する水平走査回路と、同一の容量値を持つ第1、第2のキャパシタと、前記垂直信号線と前記第1、第2のキャパシタの各一端との間にそれぞれ接続された第1、第2の動作スイッチと、前記第1、第2のキャパシタの各他端と基準電位点との間に接続された共通動作スイッチと、前記第1、第2のキャパシタの各他端と水平信号線および所定電位のバイアス線との間にそれぞれ接続された第1、第2の水平スイッチとを備えた固体撮像装置において、光電変換により蓄積された信号電荷に応じて各画素から出力される信号を、前記共通動作スイッチを導通させた状態で前記第1の動作スイッチを導通状態から遮断状態に移行させる動作により前記第1のキャパシタに保持し、次いで画素リセット直後に画素から出力される信号を、前記共通動作スイッチを導通させた状態で前記第2の動作スイッチを導通状態から遮断状態に移行させる動作により前記第2のキャパシタに保持し、

その後前記第1、第2のキャパシタに保持されている信号を、前記第1、第2の動作スイッチおよび前記共通動作

作スイッチを遮断させた状態で前記第1、第2の水平スイッチを導通状態にして前記水平信号線から出力端子に出力することを特徴とする固体撮像装置の駆動方法。

【請求項5】 行列状に配列された複数の画素と、垂直選択線で共通に接続された同一行の画素の制御電極を制御する垂直走査回路と、同一列の画素の主電極が共通に接続された垂直信号線を介して出力される画素の信号を行単位で順次出力端子に出力する水平走査回路と、

10 同一の容量値を持つ第1、第2のキャパシタと、前記垂直信号線と前記第1、第2のキャパシタの各一端との間にそれぞれ接続された第1、第2の動作スイッチと、

前記第1、第2のキャパシタの各他端と所定電位の第1のバイアス線との間にそれぞれ接続された第1、第2のバイアススイッチと、

前記第1、第2のキャパシタの一方の他端と他方の一端との間にそれぞれ接続された第1、第2の反転スイッチと、

20 前記第1、第2のキャパシタの各他端と水平信号線および所定電位の第2のバイアス線との間にそれぞれ接続された第1、第2の水平スイッチとを備えたことを特徴とする固体撮像装置。

【請求項6】 前記第1、第2の動作スイッチは同一サイズのトランジスタによって形成され、

前記第1、第2の水平スイッチも同一サイズのトランジスタによって形成されていることを特徴とする請求項5記載の固体撮像装置。

30 【請求項7】 前記第1および第2のバイアス線の各電位は、前記水平信号線の動作電位を決めるバイアスと同じ電圧に設定されていることを特徴とする請求項6記載の固体撮像装置。

【請求項8】 行列状に配列された複数の画素と、垂直選択線で共通に接続された同一行の画素の制御電極を制御する垂直走査回路と、同一列の画素の主電極が共通に接続された垂直信号線を介して出力される画素の信号を行単位で順次出力端子に出力する水平走査回路と、同一の容量値を持つ第1、第2のキャパシタと、前記垂直信号線と前記第1、第2のキャパシタの各一端との間にそれぞれ接続された第1、第2の動作スイッチと、前記第1、第2のキャパシタの各他端と所定電位の第1のバイアス線との間にそれぞれ接続された第1、第2のバイアススイッチと、前記第1、第2のキャパシタの一方の他端と他方の一端との間にそれぞれ接続された第1、第2の反転スイッチと、前記第1、第2のキャパシタの各他端と水平信号線および所定電位の第2のバイアス線との間にそれぞれ接続された第1、第2の水平スイッチとを備えた固体撮像装置において、

40 光電変換により蓄積された信号電荷に応じて各画素から出力される信号を、前記第1のバイアススイッチを導通

させた状態で前記第1の動作スイッチを導通状態から遮断状態に移行させる動作により前記第1のキャパシタに保持し、

次いで画素リセット直後に画素から出力される信号を、前記第2のバイアススイッチを導通させた状態で前記第2の動作スイッチを導通状態から遮断状態に移行させる動作により前記第2のキャパシタに保持し、

その後前記第1、第2のキャパシタに保持されている信号を、前記第1、第2の動作スイッチおよび前記第1、第2のバイアススイッチを遮断させた状態で前記第1、第2の反転スイッチを導通状態にしてから前記第1、第2の水平スイッチを導通状態にして前記水平信号線から出力端子に出力することを特徴とする固体撮像装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、固体撮像装置およびその駆動方法に関し、特に光電変換により蓄積された信号電荷に応じた画素情報を画素単位で読み出すことが可能なX-Yアドレス型固体撮像装置およびその駆動方法に関する。

【0002】

【従来の技術】X-Yアドレス型固体撮像装置の一種である増幅型固体撮像装置では、画素それぞれに増幅機能を持たせるために、MOS構造等の能動素子(MOSTランジスタ)を用いて画素を構成していることから、能動素子の特性のバラツキがそのまま映像信号に乗ってしまう。この特性のバラツキは、画素それぞれに固定の値を持つため撮像画での固定パターンノイズ(FPN; Fixed Pattern Noise)として現れる。この固定パターンノイズは、入射光に対する感度のバラツキではなく、入射光に応じた信号量に画素のしきい値のバラツキが加算される性質のものである。

【0003】図10に、増幅型固体撮像装置の従来例を示す。図10において、画素トランジスタ101が行列状に多数配列され、各画素トランジスタ101のゲート電極が行単位で垂直選択線102に接続され、各ソース電極が列単位で垂直信号線103に接続され、さらに各ドレイン電極には電源電圧VDが印加されている。各垂直選択線102は、垂直走査回路104の出力端に接続されている。各垂直信号線103は、NchMOSTランジスタ105a、105bの各ドレイン電極に共通に接続されている。

【0004】MOSTランジスタ105a、105bの各ゲート電極には、動作パルスφOPS、φOPNが印加される。MOSTランジスタ105a、105bの各ソース電極は、キャパシタ106a、106bの各一端に接続されるとともに、NchMOSTランジスタ107a、107bの各ドレイン電極に接続されている。キャパシタ106a、106bの各他端は共に接地されて

いる。MOSTランジスタ107a、107bの各ソース電極は水平信号線108a、108bにそれぞれ接続され、各ゲート電極は水平走査回路109の出力端に共通に接続されている。

【0005】水平信号線108a、108bは、差動アンプ110、検出キャパシタ111およびリセット用MOSTランジスタ112から構成される一対の出力回路113a、113bの入力端(差動アンプ110の反転(-)入力端子)に接続されている。出力回路113a、113bの出力端(差動アンプ110の出力端子)は、一対の出力端子114a、114bに接続されている。この一対の出力端子114a、114bには、差動アンプ115の非反転(+)入力端子および反転(-)入力端子が接続されている。

【0006】次に、上記構成の従来例における固定パターンノイズの除去のための回路動作について説明する。先ず、入射光が光電変換されかつ蓄積された信号電荷に応じて画素トランジスタ101のソース電極に導出される画素リセット前の信号を、垂直信号線103からMOSTランジスタ105aを介してキャパシタ106aに送出し、さらに同じ画素トランジスタ101に蓄積された信号電荷をリセットした後(画素リセット後)に画素トランジスタ101のソース電極に導出される信号を、同様に垂直走査線103からMOSTランジスタ105bを介してキャパシタ106bに送出する。

【0007】そして、キャパシタ106aおよび106bに保持された画素リセット前後の信号を、MOSTランジスタ107aおよび107bを導通状態にすることによって水平信号線108a、108bに読み出し、別々の出力回路113a、113bを通して出力端子114a、114bから外部へ出力し、さらに外部に設けられた差動アンプ115にて減算処理を行う。その結果、固定パターンノイズが相殺され、固定パターンノイズが除去された信号が得られる。

【0008】

【発明が解決しようとする課題】しかしながら、上述した従来の増幅型固体撮像装置では、固定パターンノイズを除去するのに、デバイスから出力される画素リセット前と後の信号を減算するための差動アンプ115を外部回路として設ける必要があるため、回路構成が複雑になるとともに消費電力が増大し、また画素リセット前と後の信号を出力するデバイスの2つの出力回路113a、113b間に利得の差があると、外部で利得の差を補正するための回路が必要になり、デバイス周りの回路規模が大きくなるという問題があった。

【0009】本発明は、上記課題に鑑みてなされたものであり、その目的とするところは、デバイス周りの回路規模を大きくすることなく固定パターンノイズを除去可能な固体撮像装置およびその駆動方法を提供することにある。

【0010】

【課題を解決するための手段】本発明による固体撮像装置は、行列状に配列された複数の画素と、垂直選択線で共通に接続された同一行の画素の制御電極を制御する垂直走査回路と、同一列の画素の主電極が共通に接続された垂直信号線を介して出力される画素の信号を行単位で順次出力端子に出力する水平走査回路とに加え、同一の容量値を持つ第1、第2のキャパシタと、垂直信号線と第1、第2のキャパシタの各一端との間にそれぞれ接続された第1、第2の動作スイッチと、第1、第2のキャパシタの各他端と基準電位点との間に接続された共通動作スイッチと、第1、第2のキャパシタの各他端と水平信号線および所定電位のバイアス線との間にそれぞれ接続された第1、第2の水平スイッチとを備えた構成となっている。

【0011】そして、かかる構成において、各画素から出力される信号を、共通動作スイッチを導通させた状態で第1の動作スイッチを導通状態から遮断状態に移行させる動作により第1のキャパシタに保持し、次いで画素リセット直後に画素から出力される信号を、共通動作スイッチを導通させた状態で第2の動作スイッチを導通状態から遮断状態に移行させる動作により第2のキャパシタに保持し、その後第1、第2のキャパシタに保持されている信号を、第1、第2の動作スイッチおよび共通動作スイッチを遮断させた状態で第1、第2の水平スイッチを導通状態にして水平信号線から出力端子に出力するようにする。

【0012】本発明による他の固体撮像装置は、行列状に配列された複数の画素と、垂直選択線で共通に接続された同一行の画素の制御電極を制御する垂直走査回路と、同一列の画素の主電極が共通に接続された垂直信号線を介して出力される画素の信号を行単位で順次出力端子に出力する水平走査回路とに加え、同一の容量値を持つ第1、第2のキャパシタと、垂直信号線と第1、第2のキャパシタの各一端との間にそれぞれ接続された第1、第2の動作スイッチと、第1、第2のキャパシタの各他端と所定電位のバイアス線との間にそれぞれ接続された第1、第2のバイアススイッチと、第1、第2のキャパシタの一方の他端と他方の一端との間にそれぞれ接続された第1、第2の反転スイッチと、第1、第2のキャパシタの各他端と水平信号線および所定電位のバイアス線との間にそれぞれ接続された第1、第2の水平スイッチとを備えた構成となっている。

【0013】そして、かかる構成において、各画素から出力される信号を、第1のバイアススイッチを導通させた状態で第1の動作スイッチを導通状態から遮断状態に移行させる動作により前記第1のキャパシタに保持し、次いで画素リセット直後に画素から出力される信号を、第2のバイアススイッチを導通させた状態で第2の動作スイッチを導通状態から遮断状態に移行させる動作によ

り第2のキャパシタに保持し、その後第1、第2のキャパシタに保持されている信号を、第1、第2の動作スイッチおよび第1、第2のバイアススイッチを遮断させた状態で第1、第2の反転スイッチを導通状態にしてから第1、第2の水平スイッチを導通状態にして水平信号線から出力端子に出力するようにする。

【0014】本発明に係る固体撮像装置において、画素からの信号（信号成分）を第1の動作スイッチと共通動作スイッチとを導通させることで、画素の容量負荷動作（読み出し動作）を行い、その信号を第1の負荷キャパシタに保持する。この容量負荷動作を行った後、画素に蓄積している信号電荷をリセットし、信号電荷がない状態で画素からの信号（ノイズ成分）を第2の動作スイッチと共通動作スイッチとを導通させることで、画素の容量負荷動作を行い、その信号を第2の負荷キャパシタに保持する。そして、第1、第2の負荷キャパシタに保持された信号成分とノイズ成分を、共通動作スイッチを遮断させた状態で第1、第2の水平スイッチを導通させると、信号成分とノイズ成分が逆極性で水平信号線に電荷として流れ、電荷検出回路で信号成分からノイズ成分が減算されることで、信号成分に含まれる固定パターンノイズが除去される。

【0015】本発明に係る他の固体撮像装置において、画素からの信号（信号成分）を第1の動作スイッチと第1のバイアススイッチとを導通させることで、画素の容量負荷動作を行い、その信号を第1の負荷キャパシタに保持する。この容量負荷動作を行った後、画素に蓄積している信号電荷をリセットし、信号電荷がない状態で画素からの信号（ノイズ成分）を第2の動作スイッチと第2のバイアススイッチとを導通させることで、画素の容量負荷動作を行い、その信号を第2の負荷キャパシタに保持する。そして、第1、第2のバイアススイッチを遮断させた状態で第1、第2の反転スイッチを導通状態にすると、第1、第2のキャパシタが互いに逆極性に並列接続され、信号成分に含まれる固定パターンノイズとノイズ成分（固定パターンノイズ）とが相殺される。

【0016】

【発明の実施の形態】以下、本発明の実施例について図面を参照しつつ詳細に説明する。図1は、本発明の第1実施例の構成を示す回路図である。図1において、画素トランジスタ（本例では、NchMOSトランジスタを示す）11が行列状に多数配列され、各画素トランジスタ11のゲート電極（制御電極）が行単位で垂直選択線12に接続され、各ソース電極（主電極）が列単位で垂直信号線13に接続され、さらに各ドレイン電極には電源電圧VDが印加されている。各垂直選択線12は、垂直走査回路14の出力端に接続されている。

【0017】垂直走査回路14はシフトレジスタ等で構成され、垂直走査しつつ各ラインごとに画素情報を順に読み出すために各垂直選択線12に垂直選択パルスφV

($\phi V1, \dots, \phi Vm, \phi Vm+1, \dots$)を与える。各垂直信号線13は、第1、第2の動作スイッチであるNchMOSトランジスタ15a、15bの各ドレイン電極に共通に接続されている。これらMOSトランジスタ15a、15bは同一サイズに形成されており、その各ゲート電極には動作パルス ϕOPS 、 ϕOPN が印加される。MOSトランジスタ15a、15bの各ソース電極は、第1、第2の負荷キャパシタ16a、16bの各一端に接続されるとともに、第1、第2の水平スイッチであるNchMOSトランジスタ17a、17bの各ドレイン電極に接続されている。

【0018】負荷キャパシタ16a、16bの各他端は、共通動作スイッチであるNchMOSトランジスタ18のドレイン電極に共通に接続されている。このMOSトランジスタ18のソース電極は接地され、そのゲート電極には読み出しパルス ϕOP が印加される。MOSトランジスタ17a、17bは同一サイズに形成されており、その各ソース電極は水平信号線19とバイアス線20にそれぞれ接続され、各ゲート電極は水平走査回路21の出力端に共通に接続されている。この水平走査回路21はシフトレジスタ等で構成され、MOSトランジスタ17a、17bを導通状態にし、第1、第2の負荷キャパシタ16a、16bの各一端を水平信号線19とバイアス線20に接続するために、MOSトランジスタ17a、17bの各ゲート電極に対して水平走査パルス ϕH ($\phi H1, \dots, \phi Hn, \phi Hn+1, \dots$)を与える。

【0019】水平信号線19は電荷検出回路22を構成する差動アンプ24の反転(−)入力端子に、バイアス線20はバイアス端子HBにそれぞれ接続されている。差動アンプ23の非反転(+)入力端子は、水平信号線19の動作する電位を決める所定のバイアス電圧を与えるバイアス端子VBに接続されている。電荷検出回路22は、差動アンプ23と、この差動アンプ23の反転入力端子と出力端子との間に接続された検出キャパシタ24と、この検出キャパシタ24に対して並列に接続されたりセットスイッチであるNchMOSトランジスタ25とから構成され、NchMOSトランジスタ25のゲート電極にはリセットパルス ϕR が印加される。

【0020】次に、上記構成の第1実施例に係る回路動作について、図3のタイミングチャートに基づいて説明する。図1に示す垂直走査回路14から垂直選択線12に垂直選択パルス ϕV ($\phi V1, \dots, \phi Vm, \phi Vm+1, \dots$)が送出され、図2の例では、図中左の水平ブランキング期間にm行目の垂直選択パルス ϕVm が高い電圧になる。すなわち、m行目の画素列が選択状態になり、容量負荷動作(読み出し動作)や画素リセット動作が行われる。

【0021】まず、図中左の水平ブランキング期間の前半で動作パルス ϕOPS と読み出しパルス ϕOP が立ち

上がると、第1の動作スイッチであるMOSトランジスタ15aと共通動作スイッチであるMOSトランジスタ18が導通状態となる。これにより、第1の負荷キャパシタ16aの他端がMOSトランジスタ18を介して接地され、m行目の画素からデバイスに入射した光量に応じた信号がMOSトランジスタ15aを介して第1の負荷キャパシタ16aに信号成分として読み出される。この信号成分は、動作パルス ϕOPS と読み出しパルス ϕOP が立ち下がることで第1の負荷キャパシタ16aに保持される。そして、水平ブランキング期間の中盤で基板電圧 $\phi Vsub$ が負方向に立ち下がることで、m行目の画素に蓄積されていた信号電荷が基板に流れ出し、画素リセットが行われる。

【0022】次に、水平ブランキング期間の後半で動作パルス ϕOPN と読み出しパルス ϕOP が立ち上がると、第2の動作スイッチであるMOSトランジスタ15bとMOSトランジスタ18が導通状態となる。これにより、第2の負荷キャパシタ16bの他端がMOSトランジスタ18を介して接地され、m行目の画素から画素リセット後の信号がMOSトランジスタ15bを介して第2の負荷キャパシタ16bにノイズ成分として読み出される。このノイズ成分は、動作パルス ϕOPN と読み出しパルス ϕOP が立ち下がることで第2の負荷キャパシタ16bに保持される。その結果、第1、第2の負荷キャパシタ16a、16bにはそれぞれ、m行目の画素の信号成分とノイズ成分とが独立に保持されたことになる。

【0023】続いて、水平映像期間では、水平走査回路20から水平走査パルス ϕH ($\phi H1, \dots, \phi Hn, \phi Hn+1, \dots$)が出力されることで、これをゲート入力とする第1、第2の水平スイッチであるMOSトランジスタ17a、17bが導通状態となる。これにより、第1、第2の負荷キャパシタ16a、16bが逆極性で直列に接続された関係になり、これら負荷キャパシタ16a、16bに保持されていた信号成分とノイズ成分が互いに逆極性で水平信号線19に送り出される。そして、水平走査パルス ϕHn が立ち上がると、図2中の出力信号OUTが現れ、水平走査パルス ϕHn の後半にリセットパルス ϕR が立ち上がって水平信号線19をバイアスVBにリセットする。

【0024】ここで、画素の固定パターンノイズが除去される様子について図3を用いて説明する。なお、図3は、画素トランジスタ11、第1、第2の動作スイッチであるMOSトランジスタ15a、15b、第1、第2の負荷キャパシタ16a、16b、共通動作スイッチであるMOSトランジスタ18、第1、第2の水平スイッチであるMOSトランジスタ17a、17bおよび電荷検出回路22だけを抜き出して示した、固定パターンノイズのキャンセル動作を説明するための等価回路である。

【0025】まず、信号成分の読み出し時(a)は、垂直選択線12により画素トランジスタ11が動作可能な状態になり、MOSTランジスタ15aとMOSTランジスタ18が導通して第1の負荷キャパシタ16aに信号が読み出される。なお、図3には、その読み出し動作に必要な配線を実線で示し、動作に必要な配線を破線で示している。ノイズ成分の読み出し時(b)にも同様に、垂直選択線12により画素トランジスタ11が動作可能な状態になり、MOSTランジスタ15bとMOSTランジスタ18が導通して第2の負荷キャパシタ16bに信号が読み出される。すなわち、この一連の動作により、第1、第2の負荷キャパシタ16a、16bには独立に、信号成分とノイズ成分が保持される。

【0026】信号成分とノイズ成分の読み出しが完了すると、第1、第2の負荷キャパシタ16a、16bの各他端にドレインが共通に接続されたMOSTランジスタ18が遮断状態になるため、電荷検出動作(c)では、第1、第2の負荷キャパシタ16a、16bが互いに逆極性に接続された関係となる。これにより、固定パターンノイズを含む信号成分($V_{sig.} + V_{fpn}$)が図中接続点S-C間に、固定パターンノイズであるノイズ成分(V_{fpn})が接続点N-C間に保持されているので、接続点S-N間では固定パターンノイズが相殺され、信号成分($= V_{sig.} + V_{fpn} - V_{fpn} = V_{sig.}$)のみが現れる。そして、負荷キャパシタ16a、16bを直列に接続した状態でMOSTランジスタ17a、17bを介して電荷検出回路22で信号を復調すれば、接続点S-N間に保持されている信号成分($V_{sig.}$)だけが検出されて出力される。

【0027】このように、第1、第2の負荷キャパシタ16a、16bの他端を共通動作スイッチであるMOSTランジスタ18を介して接地し、第1、第2の負荷キャパシタ16a、16bに保持された信号成分とノイズ成分を読み出すときに、MOSTランジスタ18を遮断させた状態で第1、第2の水平スイッチであるMOSTランジスタ17a、17bを導通させるようにしたことにより、信号成分とノイズ成分が逆極性で水平信号線19に電荷として流れ、電荷検出回路22からはノイズ成分が減算され、信号成分のみが出力されるため、従来技術のように、外部回路として差動アンプを設けなくても固定パターンノイズを除去でき、しかも電荷検出回路22を1個設けるだけで良いため回路構成も簡略化できる。

【0028】また、第1、第2の負荷キャパシタ16a、16bに保持された信号成分とノイズ成分を水平信号線19に読み出すときに、両成分が逆極性で水平信号線19に電荷として流れる構成となっているため、2つの負荷キャパシタ16a、16bの容量値を正確に等しく設定することで、固定パターンノイズを確実に相殺することができる。さらに、第1、第2の負荷キャパシタ

16a、16bの他端をMOSTランジスタ18を介して直流的に固定(本例では、接地)としたことにより、画素から信号成分を読み出すときとノイズ成分を読み出すときに、MOSTランジスタ15a、15bおよびMOSTランジスタ17a、17bの寄生容量の影響を受けないため、固定パターンノイズ除去の動作をより確実に行うことができる。

【0029】図4は、本発明の第2実施例の構成を示す回路図であり、図中、図1と同等部分には同一符号を付して示してある。この第2実施例では、共通動作スイッチの接地側、即ちMOSTランジスタ18のソース電極をバイアス線20に接続し、さらにこのバイアス線20をバイアス端子VBに接続した構成となっている。すなわち、第1実施例におけるバイアス端子HBを省略し、バイアス端子VBと共通にした構成となっている。それ以外の構成は、図1の第1実施例のそれと同じである。バイアス端子VBには、水平信号線19の動作電位を所定のバイアス電圧が与えられる。

【0030】いま仮に、共通動作スイッチとして、図5の断面図に示すように、P-Wellが接地されたNchMOSTランジスタ18を用いたとしたなら、読み出しパルスφOPが立ち下がったとき、第1の負荷キャパシタ16aとMOSTランジスタ18のドレイン(N型拡散領域)との接続点Tcが読み出しパルスφOPのカップリングを受けて接地(GND)よりも低い電圧になることで、P-WellとドレインのPN接合に順方向電圧がかかることになり、P-Wellと負荷キャパシタ16aの間に電流が流れてしまう現象が発生する。この電流は、負荷キャパシタ16aに保持した信号電荷を破壊する作用があり、負荷容量動作にとって致命的と考えられる。図6に、読み出しパルスφOP、接続点Tcの電圧およびP-Wellと負荷キャパシタ16aの間に流れる電流の波形を示す。

【0031】ところが、第2実施例では、共通動作スイッチであるMOSTランジスタ18のソースに正の電圧、即ちバイアス端子VBに与えられる水平信号線19の動作電圧を決めるバイアス電圧を与えるようにしたので、読み出しパルスφOPの立ち下がったときのパルスのカップリングを受けても、負荷キャパシタ16aとMOSTランジスタ18のドレインの接続点Tcは、接地電位(GND)を下回ることがなくなる。すなわち、P-Wellと負荷キャパシタ16aの間に電流が流れないため、負荷キャパシタ16aに保持された信号電荷を破壊することがない。しかも、バイアスの種類を減らすことができるとともに、それに伴ってバイアス端子を削減できる利点もある。

【0032】図7は、本発明の第3実施例の構成を示す回路図であり、図中、図1と同等部分には同一符号を付して示してある。この第3実施例では、第1、第2の動作スイッチであるNchMOSTランジスタ15a、1

5 bの各ソース電極が第1、第2の負荷キャパシタ16 a、16 bの各一端に接続されるとともに、第1、第2の水平スイッチであるNchMOSトランジスタ17 a、17 bの各ドレイン電極に接続されているところまでは第1実施例の場合と同じであり、異なるのは以下に説明する点である。

【0033】負荷キャパシタ16 a、16 bの各他端は、第1、第2のバイアススイッチであるNchMOSトランジスタ26 a、26 bの各ドレイン電極に接続されるとともに、第1、第2の反転スイッチであるNchMOSトランジスタ27 a、27 bの各ソース電極に接続されている。MOSトランジスタ26 a、26 bの各ソース電極はバイアス線VBに接続され、その各ゲート電極には動作パルス ϕ OPS、 ϕ OPNがそれぞれ印加される。NchMOSトランジスタ27 a、27 bの各ドレイン電極は負荷キャパシタ16 b、16 aの各他端に接続され、その各ゲート電極には反転パルス ϕ RVSが印加される。

【0034】MOSトランジスタ17 a、17 bの各ソース電極は、水平信号線19とバイアス線20にそれぞれ接続され、各ゲート電極には水平走査回路21から水平走査パルス ϕ H (ϕ H1, ..., ϕ Hn, ϕ Hn+1, ...)が与えられる。そして、水平信号線19は電荷検出回路22を構成する差動アンプ24の反転(-)入力端子に、バイアス線20はバイアス端子VBに接続されている。電荷検出回路22の回路構成は、第1実施例の場合と同じである。

【0035】なお、本実施例では、第1、第2のバイアススイッチであるMOSトランジスタ26 a、26 bのソース電極を、第2の水平スイッチであるMOSトランジスタ17 bのソース電極と同じバイアス線20に接続し、MOSトランジスタ26 a、26 bのソース電極に水平信号線19の動作電位を決めるバイアス電圧を与えたとしたが、これに限定されるものではなく、バイアス線20と別のバイアス線を設けて水平信号線19の動作電位を決めるバイアス電圧とは異なるバイアス電圧を与えることも可能である。

【0036】次に、上記構成の第3実施例に係る回路動作について、図8のタイミングチャートに基づいて説明する。図7に示す垂直走査回路14から垂直選択線12に垂直選択パルス ϕ V (ϕ V1, ..., ϕ Vm, ϕ Vm+1, ...)が送出され、図8の例では、図中左の水平ブランキング期間にm行目の垂直選択パルス ϕ Vmが高い電圧になる。すなわち、m行目の画素列が選択状態になり、容量負荷動作(読み出し動作)や画素リセット動作が行われる。

【0037】まず、図中左の水平ブランキング期間の前半で動作パルス ϕ OPSが立ち上がると、第1の動作スイッチであるMOSトランジスタ15 aと第1のバイアススイッチであるMOSトランジスタ26 aが導通状態

となる。これにより、第1の負荷キャパシタ16 aの他端がMOSトランジスタ26 aを介してバイアスされ、m行目の画素からデバイスに入射した光量に応じた信号がMOSトランジスタ15 aを介して第1の負荷キャパシタ16 aに信号成分として読み出される。この信号成分は、動作パルス ϕ OPSが立ち下がることによって第1の負荷キャパシタ16 aに保持される。そして、水平ブランキング期間の中盤で基板電圧 ϕ Vsub. が負方向に立ち下がることで、m行目の画素に蓄積されていた信号電荷が基板に流れ出し、画素リセットが行われる。

【0038】次に、水平ブランキング期間の後半で動作パルス ϕ OPNが立ち上がると、第2の動作スイッチであるMOSトランジスタ15 bと第2のバイアススイッチであるMOSトランジスタ26 bが導通状態となる。これにより、第2の負荷キャパシタ16 bの他端がMOSトランジスタ26 bを介してバイアスされ、m行目の画素から画素リセット後の信号がMOSトランジスタ15 bを介して第2の負荷キャパシタ16 bにノイズ成分として読み出される。このノイズ成分は、動作パルス ϕ OPNが立ち下がることによって第2の負荷キャパシタ16 bに保持される。その結果、第1、第2の負荷キャパシタ16 a、16 bにはそれぞれ、m行目の画素の信号成分とノイズ成分とが独立に保持されたことになる。

【0039】続いて、水平映像期間では、反転パルス ϕ RVSが立ち上がると、第1、第2の反転スイッチであるMOSトランジスタ27 a、27 bが導通状態となる。これにより、第1、第2の負荷キャパシタ16 a、16 bは互いに逆極性に並列接続され、その結果負荷キャパシタ16 aに保持されていた信号成分中に含まれているノイズ成分(固定パターンノイズ)と負荷キャパシタ16 bに保持されていたノイズ成分(固定パターンノイズ)とが相殺される。

【0040】その後、水平走査回路20から水平走査パルス ϕ H (ϕ H1, ..., ϕ Hn, ϕ Hn+1, ...)が出力されることで、これをゲート入力とする第1、第2の水平スイッチであるMOSトランジスタ17 a、17 bが導通状態となり、固定パターンノイズが相殺された後の信号成分のみが水平信号線19に送り出される。そして、水平走査パルス ϕ Hnが立ち上がると、図8中の出力信号OUTが現れ、水平走査パルス ϕ Hnの後半にリセットパルス ϕ Rが立ち上がって水平信号線19をバイアスVBにリセットする。

【0041】ここで、画素の固定パターンノイズが除去される様子について図9を用いて説明する。なお、図9は、画素トランジスタ11、第1、第2の動作スイッチであるMOSトランジスタ15 a、15 b、第1、第2の負荷キャパシタ16 a、16 b、第1、第2のバイアススイッチであるMOSトランジスタ26 a、26 b、第1、第2の反転スイッチであるMOSトランジスタ27 a、27 b、第1、第2の水平スイッチであるMOS

トランジスタ17a, 17bおよび電荷検出回路22だけを抜き出して示した、固定パターンノイズのキャンセル動作を説明するための等価回路である。

【0042】まず、信号成分の読み出し時(a)は、垂直選択線12により画素トランジスタ11が動作可能な状態になり、MOSTランジスタ15aとMOSTランジスタ26aが導通して第1の負荷キャパシタ16aに信号が読み出され、保持される。なお、図9には、その読み出し動作に必要な配線を実線で示し、動作に必要な配線を破線で示している。ノイズ成分の読み出し時(b)にも同様に、垂直選択線12により画素トランジスタ11が動作可能な状態になり、MOSTランジスタ15bとMOSTランジスタ26bが導通して第2の負荷キャパシタ16bに信号が読み出され、保持される。

【0043】すなわち、この一連の動作により、第1、第2の負荷キャパシタ16a, 16bには独立に、信号成分とノイズ成分が保持される。ここで、負荷キャパシタ16aに保持されている信号成分 V_{sig} はノイズ成分 V_{fpn} をも含んでおり、負荷キャパシタ16aの容量値を C_a とすると、その信号電荷は $(Q_{sig} + Q_{fpn}) = C_a \times (V_{sig} + V_{fpn})$ と表される。また、負荷キャパシタ16bの容量値を C_b とすると、負荷キャパシタ16bに保持されているノイズ成分 V_{fpn} の信号電荷は $Q_{fpn} = C_b \times V_{fpn}$ と表される。

【0044】このあと、電荷を検出する動作(c)では、まず、反転パルス ϕ_{RVS} を立ち上がらせてMOSTランジスタ27a, 27bを導通状態にすると、負荷キャパシタ16aに保持されていた信号成分の信号電荷 $(Q_{sig} + Q_{fpn})$ と負荷キャパシタ16bに保持されていたノイズ成分の信号電荷 Q_{fpn} が並列に接続され、その両端には両信号電荷の逆極性の和、即ち $Q_{sig} + Q_{fpn} + (-Q_{fpn}) = Q_{sig}$ が現れ、固定パターンノイズが相殺される。そして、第1、第2の水平スイッチであるMOSTランジスタ17a, 17bを導通状態にすることで、負荷キャパシタ16a, 16bから固定パターンノイズが相殺された信号成分 V_{sig} が信号電荷 Q_{sig} として水平信号線19を介して電荷検出回路22に送られ、この電荷検出回路22で電圧に復調され固定パターンノイズがキャンセルされた出力信号OUTとして導出される。

【0045】このように、第1、第2の負荷キャパシタ16a, 16bの他端を第1、第2のバイアススイッチであるMOSTランジスタ26a, 26bを介してバイアス線20に接続するとともに、第1、第2の負荷キャパシタ16a, 16bの一方の他端と他方の一端との間に第1、第2の反転スイッチであるMOSTランジスタ27a, 27bを接続し、第1、第2の負荷キャパシタ16a, 16bに保持された信号成分とノイズ成分を読み出すときに、MOSTランジスタ26a, 26bを遮断させた状態でMOSTランジスタ27a, 27bを導

通させるようにしたことにより、第1、第2の負荷キャパシタ16a, 16bが互いに逆極性に並列接続され、信号成分に含まれる固定パターンノイズとノイズ成分(固定パターンノイズ)とが相殺されるため、第1実施例の場合と同様に、外部回路として差動アンプを設けなくても固定パターンノイズを除去でき、しかも電荷検出回路22を1個設けるだけで良いため回路構成も簡略化できる。

【0046】また、第1、第2の負荷キャパシタ16a, 16bに保持された信号成分とノイズ成分を水平信号線19に読み出すときに、MOSTランジスタ27a, 27bの作用によって第1、第2の負荷キャパシタ16a, 16bが互いに逆極性に並列接続される構成となっているため、2つの負荷キャパシタ16a, 16bの容量値を正確に等しく設定することで、固定パターンノイズを確実に相殺することができる。さらに、第1、第2の負荷キャパシタ16a, 16bの他端をMOSTランジスタ26a, 26bを介して直流的に固定(本例では、水平信号線19の動作電位を決めるバイアス電圧)としたことにより、画素から信号成分を読み出すときとノイズ成分を読み出すときに、MOSTランジスタ15a, 15bおよびMOSTランジスタ17a, 17bの寄生容量の影響を受けないため、固定パターンノイズ除去の動作をより確実に行うことができる。

【0047】

【発明の効果】以上説明したように、本発明によれば、同一の容量値を持つ第1、第2のキャパシタを設け、垂直信号線と第1、第2のキャパシタの各一端との間に第1、第2の動作スイッチを、第1、第2のキャパシタの各他端と基準電位点との間に共通動作スイッチをそれぞれ接続するとともに、第1、第2のキャパシタの各他端と水平信号線および所定電位のバイアス線との間に第1、第2の水平スイッチを接続したことにより、第1、第2のキャパシタから信号成分とノイズ成分を読み出すときに、両成分が逆極性で水平信号線に電荷として流れて減算されるため、外部回路として差動アンプを設けなくても固定パターンノイズを除去でき、よって回路構成の簡略化およびデバイス周りの回路規模の縮小化が図れる。

【0048】また、同一の容量値を持つ第1、第2のキャパシタを設け、垂直信号線と第1、第2のキャパシタの各一端との間に第1、第2の動作スイッチを、第1、第2のキャパシタの各他端と所定電位の第1のバイアス線との間に第1、第2のバイアススイッチを、第1、第2のキャパシタの一方の他端と他方の一端との間に第1、第2の反転スイッチをそれぞれ接続するとともに、第1、第2のキャパシタの各他端と水平信号線および所定電位の第2のバイアス線との間に第1、第2の水平スイッチを接続したことにより、第1、第2のキャパシタから信号成分とノイズ成分を読み出すときに、第1、第

15

2の反転スイッチの作用によって第1、第2のキャパシタが互いに逆極性に並列接続され、ノイズ成分が相殺されるため、外部回路として差動アンプを設けなくても固定パターンノイズを除去でき、よって回路構成の簡略化およびデバイス周りの回路規模の縮小化が図れる。

【図面の簡単な説明】

【図1】本発明の第1実施例の構成を示す回路図である。

【図2】第1実施例の動作説明のためのタイミングチャートである。

【図3】第1実施例に係る固定パターンノイズ除去の等価回路図である。

【図4】本発明の第2実施例の構成を示す回路図である。

【図5】共通動作スイッチの一例を示す断面構造図である。

【図6】共通動作スイッチの動作波形図である。

【図7】本発明の第3実施例の構成を示す回路図である。

【図8】第3実施例の動作説明のためのタイミングチャートである。

16

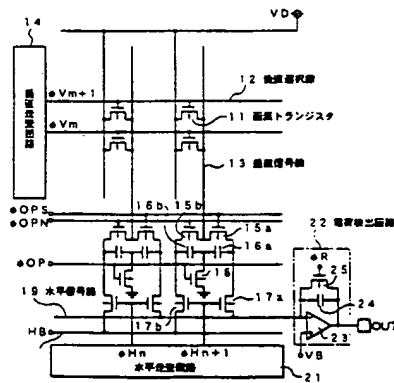
【図9】第3実施例に係る固定パターンノイズ除去の等価回路図である。

【図10】従来例の構成を示す回路図である。

【符号の説明】

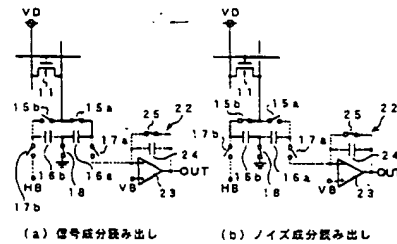
- 11 画素トランジスタ
- 12 垂直選択線
- 13 垂直信号線
- 14 垂直走査回路
- 15a, 15b MOSトランジスタ (第1, 第2の動作スイッチ)
- 16a, 16b 第1, 第2の負荷キャパシタ
- 17a, 17b MOSトランジスタ (第1, 第2の水平スイッチ)
- 18 MOSトランジスタ (共通動作スイッチ)
- 19 水平信号線
- 21 水平走査回路
- 22 電荷検出回路
- 26a, 26b MOSトランジスタ (第1, 第2のバイアススイッチ)
- 27a, 27b MOSトランジスタ (第1, 第2の反転スイッチ)

【図1】



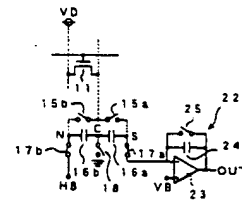
本発明の第1実施例を示す回路図

【図3】



(a) 信号成分のみ出し

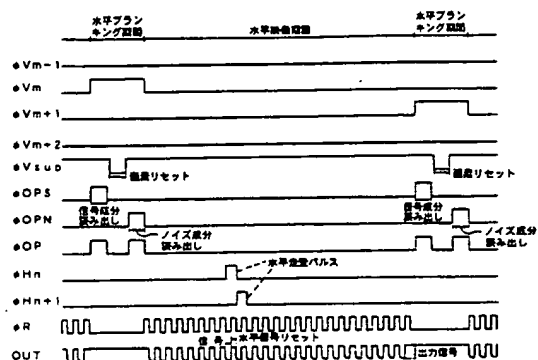
(b) ノイズ成分のみ出し



(c) 電荷検出動作

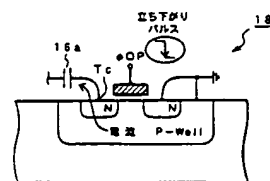
第1実施例に係る等価回路図

【図2】



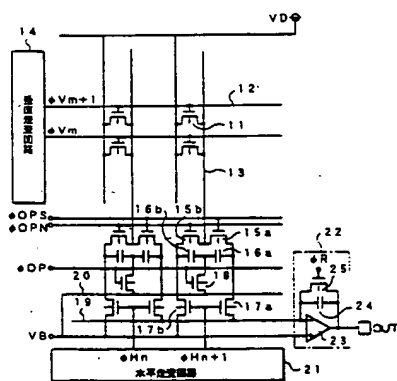
第1実施例の動作説明のタイミングチャート

【図5】



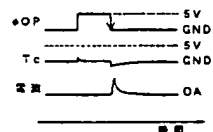
共通動作スイッチの断面構造図

【図4】



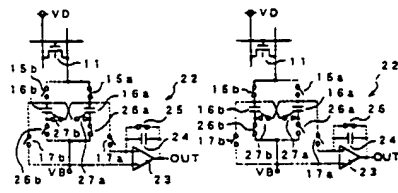
本発明の第2実施例を示す回路図

【図6】

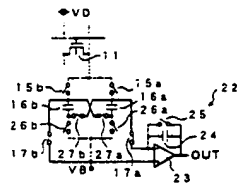


共通動作スイッチの動作波形図

[図9]



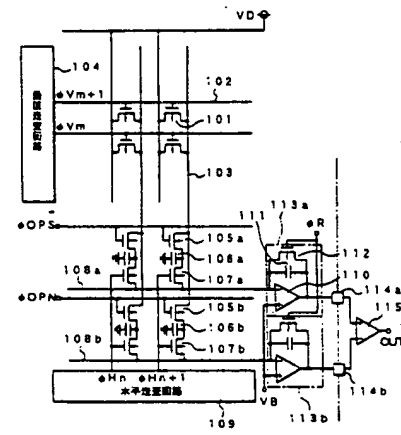
(a) 信号成分のみ出し (b) ノイズ成分のみ出し



(c) 電荷放出動作

図3 実施例に係る帯域回路図

[図10]



従来の例を示す回路図

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**